

GENERATEUR D'IMPULSIONS SYNCHRONISÉES

CORRIGE

I MISE EN FORME DE V_A

I.1 Etude de l'étage 1

1- $\frac{V_1}{V_E} = -\frac{Z}{R_1} = -\frac{1}{R_1 Y}$ avec $\underline{Y} = \frac{1}{Z} = jC_2 \omega + \frac{1}{R_2}$

$$\underline{A} = -\frac{R_2/R_1}{1 + jR_2 C_2 \omega}$$

2- En posant $A_0 = -\frac{R_2}{R_1}$ et $f_0 = \frac{1}{2\pi R_2 C_2}$ \underline{A} s'écrit: $\underline{A} = A_0 \frac{1}{1 + j\frac{f}{f_0}}$

3- On appelle fréquence de coupure à -3dB d'un filtre, la fréquence telle que $|\underline{A}| = \frac{|\underline{A}|_{\max}}{\sqrt{2}}$

La fréquence de coupure de ce filtre est f_0 .

4- 4.1- $R_2 = 100 \text{ k}\Omega$ et $C_2 = 1\mu\text{F}$.

4.2- Pour $f = 50 \text{ Hz}$,

$$|\underline{A}| = 0,32 \quad \text{et} \quad \arg(\underline{A}) = \pi - \arctan(f/f_0) \quad \arg(\underline{A}) = \pi/2.$$

5- 5.1- amplitude de v_E : $V_{E\max} = 6 \text{ V}$ et fréquence $f = 50 \text{ Hz}$.

5.2- amplitude de v_1 : $V_{1\max} = 1,9 \text{ V}$ et déphasage $\varphi = 90^\circ$

v_1 est en quadrature avance par rapport à v_E .

5.3- $|\underline{A}| = 1,9/6 = 0,32$ et $\arg(\underline{A}) = \pi/2$

5.4- oui.

I.2 Etude de l'étage 2

1- $\underline{V}^- = \frac{V_A + V_1}{2}$

2- $v_E < 0$ donc le transistor T_A est saturé d'où, $\underline{V}^+ = 0$.

Puisque $V^+ = V^-$ alors $\underline{V}_A = -\underline{V}_1$.

3- $v_E > 0$ donc le transistor T_A est bloqué d'où, $\underline{i} = 0$ car est alors le courant qui rentre par l'entrée non inverseuse. Par conséquent $\underline{V}^+ = \underline{V}_1$ car il n'y a pas de chute de tension dans R_A .

$$\underline{V}_A = \underline{V}_1.$$

4- L'oscillogramme N°2 permet de vérifier que si $v_E < 0$ alors $v_A = -v_1$ et si $v_E > 0$ alors $v_A = v_1$.

II ELABORATION DU RETARD T_R

1- L'A.O. fonctionne en régime de commutation car il n'y a pas de rétroaction entre la sortie et l'entrée inverseuse.

2- 2.1- $v_A > U_R$ donc $v_2 = V_{sat}$ et $v_3 = v_2$ car la chute de tension dans R_D est négligeable donc la diode D_1 est bloquée.

2.2- $v_A < U_R$ donc $v_2 = -V_{sat}$ donc la diode D_1 est passante et $v_3 = 0$

3- Feuille réponse N°1.

4- 4.1- Pour $U_R = 1,5V$ $T_R = 2$ ms.

Pour $U_R = -1,5V$ $T_R = 8$ ms.

4.2- $0 \leq T_R \leq T/2$ si $-1,5V \leq U_R \leq 1,5V$

III ETUDE DU CIRCUIT DERIVATEUR

1- 1.1- $v'_B(0^+) = u_C(0^+) + v_3(0^+)$ or $u_C(0^+) = u_C(0^-) = V_{CC}$ et $v_3(0^+) = V_{CC}$
donc $v'_B(0^+) = 2 V_{CC}$.

1.2- a- $V_{CC} = Ri + u_C + v_3$ c'est à dire $0 = RC \frac{du_C}{dt} + u_C$ car $v_3 = V_{CC}$ et $i = C \frac{du_C}{dt}$
 $u_C(\infty) = 0$ et $\tau = RC$, l'équation différentielle peut s'écrire sous la forme:

$$0 = \tau \frac{du_C}{dt} + u_C$$

b- $u_C(t) = A.e^{-t/\tau}$ A se détermine à partir de la condition initiale: $u_C(0) = V_{CC}$

donc $A = V_{CC}$ d'où, $u_C(t) = V_{CC}.e^{-t/\tau}$

c- On considère que le condensateur est pratiquement déchargé lorsqu'il a perdu 95% de sa charge c'est à dire au bout de la durée $T_D = 3\tau = 1.7ms$.

Au bout du temps T_D , $v'_B(T_D) = u_C(T_D) + v_3(T_D)$ soit $v'_B(T_D) = V_{CC}$.

d- Feuille réponse N°2, partie (a).

1.3- a- il y a continuité de la tension aux bornes du condensateur

donc $u_C(T_R^+) = u_C(T_R^-) = 0$ et $v'_B(T_R^+) = V_{CC}$.

b- u_C croît exponentiellement de 0 jusqu'à V_{CC} . La durée de la charge est la même que celle de la décharge car la résistance est la même donc le système retourne à l'état de repos au bout du temps T_D . Nous avons alors $u_C = V_{CC}$ et $v'_B = V_{CC}$.

c- feuille réponse N°2.

2- La diode D_2 permet de supprimer l'impulsion de v'_B supérieure à V_{CC} . Car lorsque v_3 passe de 0 à V_{CC} , $v'_B = 2V_{CC}$ et la diode D_2 se met à conduire. Le condensateur C se décharge alors instantanément.

Feuille réponse N°2, partie (a).

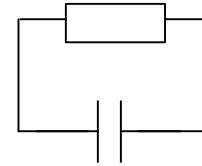
IV ETUDE DU MONOSTABLE

1- Etude de l'état stable

$$v_B = V_{DD}$$

1.1 et 1.2- Dans son état stable, le monostable est à l'état bas donc $v_5 = 0$, $v_4 = V_{DD}$ donc $v = 0$ à cause de la porte NON-ET. Le schéma équivalent du circuit RC est:

Donc le condensateur C est déchargé d'où $u'_C = 0$ et $i' = 0$ donc $u_{R'} = 0$.



2- Etude de l'état instable

2.1- lorsque v_B passe à zéro, v passe à l'état logique 1 c'est à dire $v = V_{CC}$.

$$u'_C(T_R^-) = u'_C(T_R^+) = 0 \text{ donc } u_{R'} = V_{DD} \text{ et } v_4 = 0 \text{ et } v_5 = V_{DD}$$

2.2- a- v_4 bascule à V_{DD} lorsque $u_{R'}$ atteint la valeur $V_{DD}/2$.

b- T_i est la durée pour que $u_{R'}$ passe de V_{DD} à $V_{DD}/2$ donc (sachant $U_{R'}(\infty) = 0$):

$$T_i = R' C' \cdot \ln\left(\frac{0 - V_{DD}}{0 - V_{DD}/2}\right) \text{ donc } T_i = R' C' \cdot \ln 2$$

Pour avoir $T_i = 2\text{ms}$, il faut $C' = 61 \text{ nF}$.

V SYNTHÈSE DU FONCTIONNEMENT

1- Le signal de sortie est non nul lorsque le monostable est à l'état haut. D'après le schéma de v_5

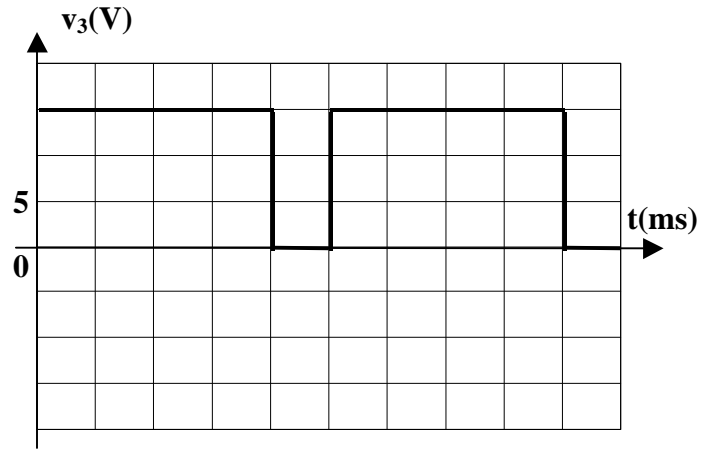
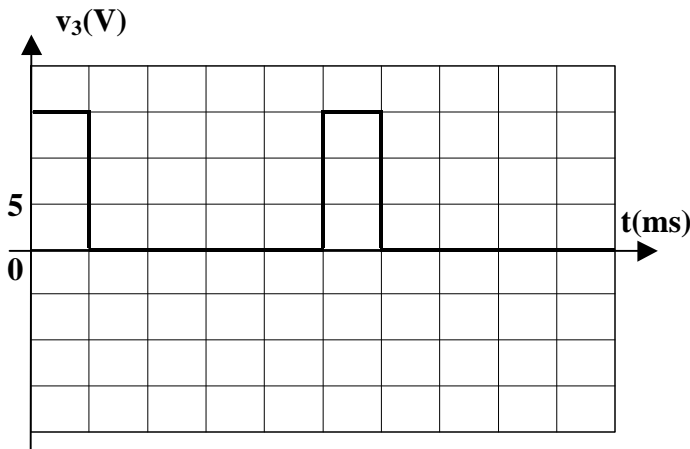
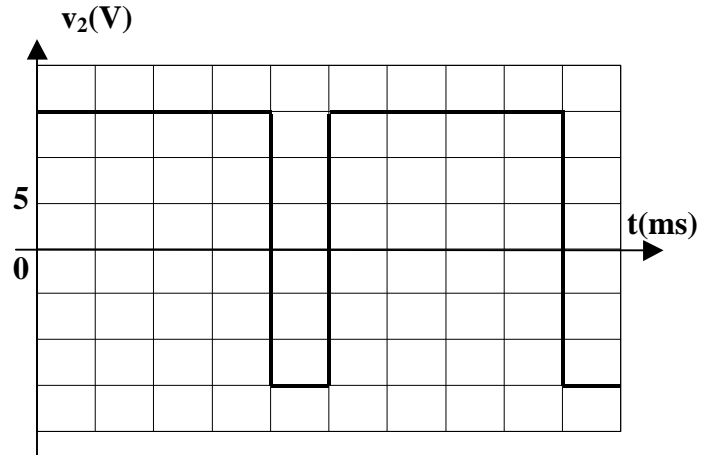
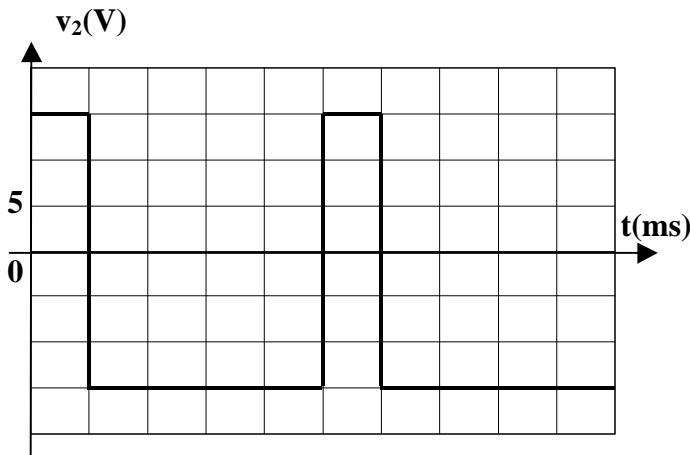
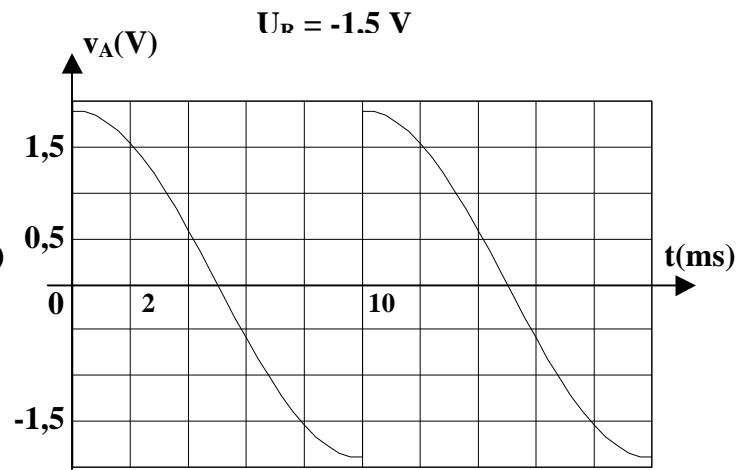
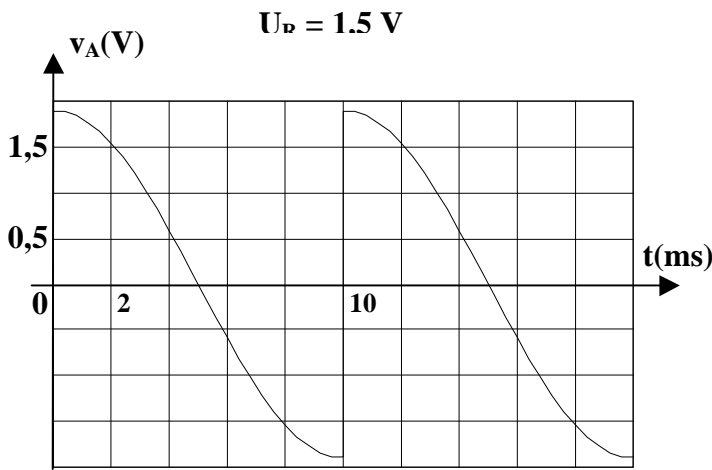
$$T_i = 2 \text{ ms.}$$

Feuille réponse N°2.

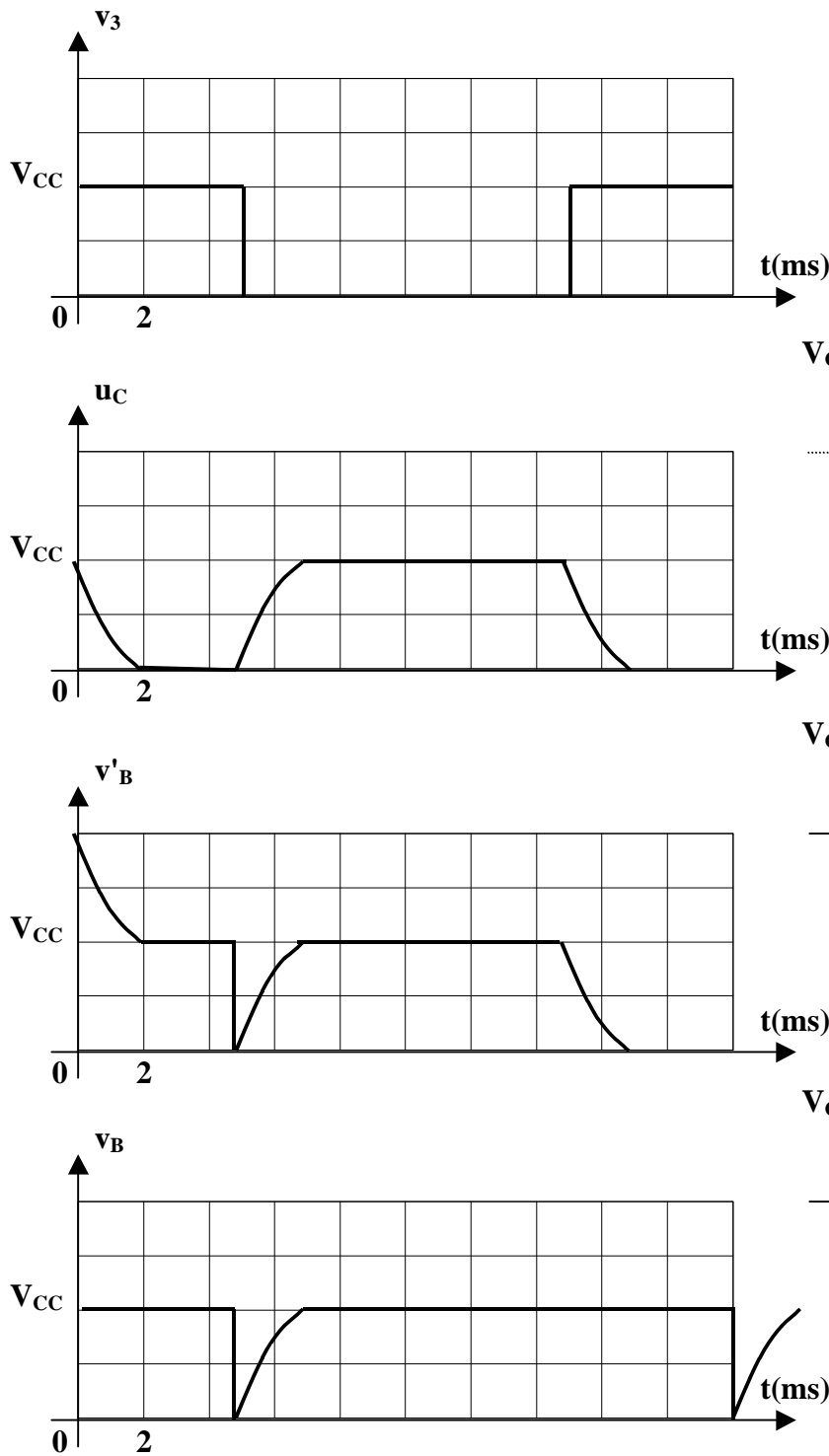
2- Le signal d'horloge v_6 est un signal carré de rapport cyclique 1/2 et de valeur comprise entre 0 et V_{CC} . On aperçoit dans le signal v_5 le motif de v_6 . sa fréquence est $f = 2\text{kHz}$ (sa période est égale à 0,5 ms).

3- D'après le chronogramme de v_5 le monostable se déclenche lorsque $t = 5\text{ms}$ donc $T_R = 5 \text{ ms}$ et $U_R = 0 \text{ V}$.

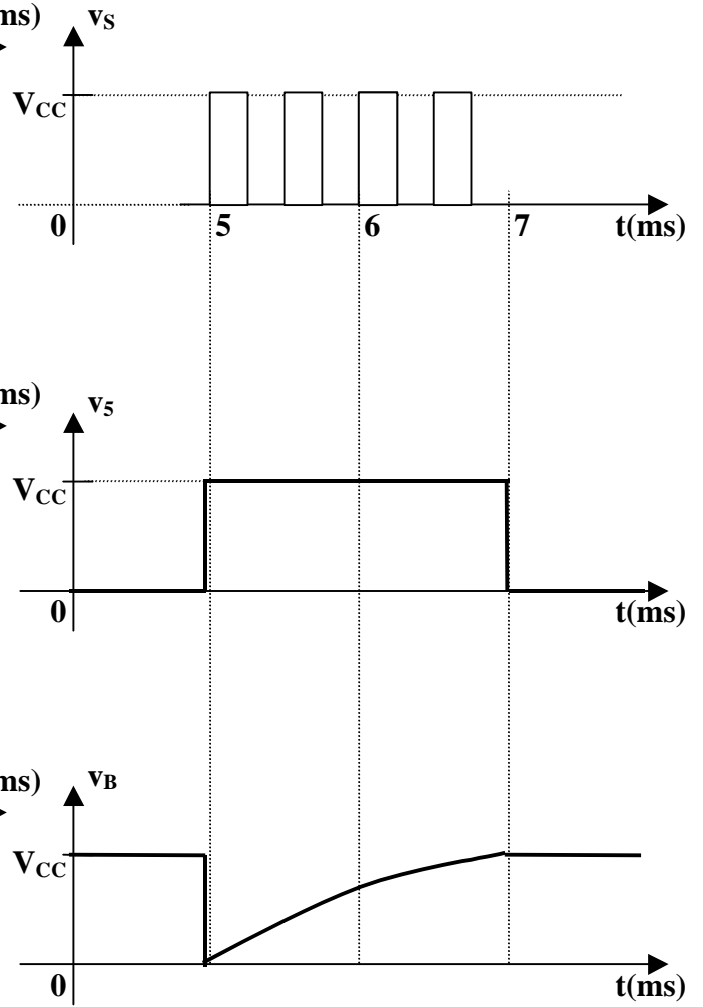
4- feuille réponse N°2.



Feuille réponse N°1



Partie (a)



Partie (b)

Feuille réponse n°2